

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-201855

(43)Date of publication of application : 22.07.1994

(51)Int.Cl.

G04G 1/00
A61B 5/0245
G04B 47/06

(21)Application number : 04-359841

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 30.12.1992

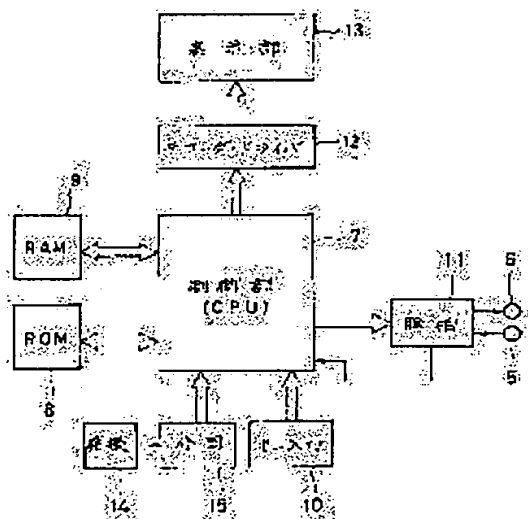
(72)Inventor : FUJIMA MIKAKO

(54) STORAGE APPARATUS OF MEASURED RESULT

(57)Abstract:

PURPOSE: To eliminate a need for a temporary storage means by a method wherein, after the measurement of a measuring means has been completed, a storage control means stores result data and present date-and-time data in a storage means.

CONSTITUTION: When the measurement of a pulse has been completed or when it can be regarded as have been completed after the elapse of a prescribed time, a control part 7 stores a pulse rate in a pulse-rate register in a RAM 9, and the pulse rate is displayed on a display part 13. Then, present date-and-time data which is stored in a clock register in the RAM 9 is read out, and the present date-and-time data is stored in a position corresponding to the storage position of the number of measured pulses. Thereby, a present date-and-time is stored in a measured date-and-time register in the RAM 9. In addition, the number of measured pulses and the present date and time in the pulse-rate register and the present date-and-time register are displayed on the display part 13. In this manner, the number of measured pulses covering several measurements and their measured date and time are displayed in parallel on the display part 13. Thereby, a temporary storage means for each data is not required, and the processing operation of the title apparatus can be performed at high speed.



LEGAL STATUS

[Date of request for examination]

17.12.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-201855

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl.⁵

G 0 4 G 1/00
A 6 1 B 5/0245
G 0 4 B 47/06

識別記号

3 1 5 Z 9109-2F

庁内整理番号

F 8201-2F
7638-4C
7638-4C

F I

技術表示箇所

A 6 1 B 5/ 02 3 1 0 P
3 2 1 P

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号

特願平4-359841

(22)出願日

平成4年(1992)12月30日

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者 藤間 実華子

東京都羽村市栄町3丁目2番1号 カシオ

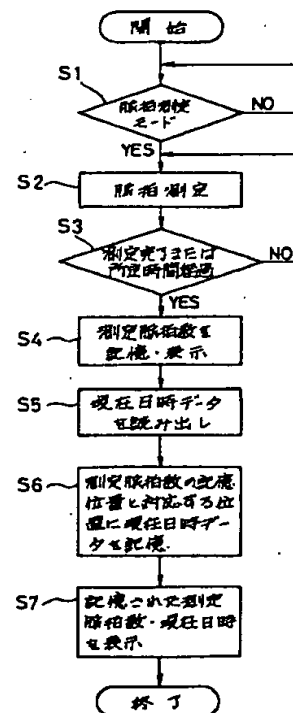
計算機株式会社羽村技術センター内

(54)【発明の名称】 測定結果記憶装置

(57)【要約】

【目的】 無用な書き込み動作を発生させることなく、しかもより少ない容量で測定結果と測定日時を記憶することができる測定結果記憶装置を提供する。

【構成】 時計モードから脈拍測定モードに切り替えると、S1からS2に進んで脈拍測定が開始される。この脈拍測定においては、脈拍の1周期分に相当する時間のみにより、1分間の脈拍数の測定が可能であり、次のS3では脈拍測定が完了したか、または前記脈拍の1周期分に相当する所定時間が経過したかを判別する。脈拍測定が完了し、あるいは所定時間が経過することにより測定完了と見做し得る場合には、S3からS4に進んで、脈拍数を脈拍数レジスタに記憶させるとともに、今回測定した脈拍数を表示させる。引き続き、時計レジスタに記憶されている現在日時データを読み出し(S5)、脈拍測定数の記憶位置と対応する位置に現在日時データを記憶させる(S6)。



【特許請求の範囲】

【請求項 1】 所定の測定を行う測定手段と、
現在日時データを出力する日時データ出力手段と、
前記測定手段の測定結果データと前記日時データ出力手段からの現在日時データとを記憶可能な記憶手段と、
前記測定手段が測定を完了した後に、その測定結果データと前記現在日時データとを前記記憶手段に記憶させる記憶制御手段と、
を備えたことを特徴とする測定結果記憶装置。

【請求項 2】 前記記憶手段に記憶された前記測定結果データと前記現在日時データとに基づいて、測定結果と測定日時とを表示する表示手段が設けられたことを特徴とする請求項 1 記載の測定結果記憶装置。

【請求項 3】 前記測定手段は、脈拍を測定することを特徴とする請求項 1 記載の測定結果記憶装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、測定結果を測定日時とともに記憶する測定結果記憶装置に関する。

【0002】

【従来の技術】 今日においては、簡便に脈拍を測定してこれを記憶すべく、時計等の携帯可能な機器に脈拍計が内蔵されたものが実用されるに至っている。この脈拍計が内蔵された機器にあっては、脈拍測定モードを設定すると、この時点で日時データが読み出されて RAM の一時記憶エリアに記憶される。そして、測定を開始した後、所定時間が経過して脈拍の測定が終了した際には、採用キーを操作する。これにより、測定された脈拍数データと、前記一時記憶エリアに予め記憶されていた現在日時とが対応関係をもって、RAM に別途設けられているデータ記憶エリアに記憶される。また、このようにして、各日時において測定した脈拍を RAM のデータ記憶エリアに記憶した後、リコールキーを操作すれば、各測定日における脈拍数が読み出されて、測定日と脈拍数とが表示部に表示される。

【0003】

【発明が解決しようとする課題】 しかしながら、このように従来の装置にあっては、RAM に脈拍を測定日時とともに記憶するデータ記憶エリアと別に、一時記憶エリアを設け、この一時記憶エリアに測定開始時の現在日時を予め記憶させるようにしている。したがって、RAM には、データ記憶エリア以外に、さらに現在日時データを一時記憶するための一時記憶エリアを設けなければならず、その分記憶容量が増大してしまう。また、採用キーが操作されずに本データエリアに記憶されない場合であっても、一時記憶エリアへの現在日時の記憶はなされることから、無用な書き込み動作も発生し、他の処理を遅延させてしまう一因ともなるものであった。

【0004】 本発明は、このような従来の課題に鑑みてなされたものであり、無用な書き込み動作を発生させる

ことなく、しかもより少ない容量で測定結果と測定日時を記憶することができる測定結果記憶装置を提供することを目的とするものである。

【0005】

【課題を解決するための手段】 前記課題を解決するために本発明にあっては、所定の測定を行う測定手段と、現在日時データを出力する日時データ出力手段と、前記測定手段の測定結果データと前記日時データ出力手段からの現在日時データとを記憶可能な記憶手段と、前記測定手段が測定を完了した後に、前記測定結果と前記日時データ出力手段から出力されている現在日時データとを前記記憶手段に記憶させる記憶制御手段とを備えている。

【0006】

【作用】 前記構成において、測定手段が測定を完了すると、記憶制御手段が動作して、測定結果データと現在日時データとを記憶手段に記憶させる。したがって、予め現在日時データを一時記憶しておかなくても、記憶手段に測定結果データと現在日時データとを記憶させることができる。

20 【0007】

【実施例】 以下、本発明の一実施例を図にしたがって説明する。すなわち、この実施例は本発明を電子腕時計に適用したものであり、図 1 において、1 は腕時計のケース、2 は時計ガラス、3 は液晶表示装置、4 は脈拍検出部である。該脈拍検出部 4 は、被験者の指先における血液の流れを光学的に感知し、血流の濃淡、つまり血液中のヘモグロビンの濃淡により脈拍を検出するもので、発光素子（発光ダイオード）5 及び受光素子（例えば、フォト・トランジスタ）6 により構成されている。したがって、脈拍検出部 4 上に被験者の指を置くことにより、受光素子 6 によって血流の濃淡が検出されて脈拍が検出される。また、ケース 1 の側面部には、押しボタンタイプのスタートスイッチ S 1、ゴールスイッチ S 2、時計／脈拍測定モード切換スイッチ S 3 が配置されており、上面側部にはその他のキー K n が配置されている。

【0008】 図 2 は、前記電子腕時計の回路構成を示すブロック図であり、制御部（CPU）7 は、ROM 8 に予め記憶されているマイクロプログラムに基づいて各部を制御し、時計処理、脈拍測定処理、表示処理等の各種処理を行う中央演算処理部である。RAM 9 は各種データを記憶するメモリであり、詳細は後述する。キー入力部 10 は図 1 に示したスイッチ S 1～S 3 及びキー K n を備えており、キー操作に応じたキー入力信号を制御部 7 に出力する。

【0009】 脈拍検出回路 11 には図 1 に示した脈拍検出部 4 の発光素子 5 および受光素子 6 が接続されており、血流の変化により受光素子 6 の受光量が増減するのを感じて脈拍を検出し、脈拍に同期した脈拍信号を制御部 7 に出力する。デコーダ・ドライバ 12 は制御部 7 から出力される表示デコードをデコードし、表示駆動信

号を表示部 1 3 に供給する。

【0 0 1 0】表示部 1 3 は前記液晶表示装置 3 により構成され、デコーダ・ドライバ 1 2 の表示駆動により各種データを表示する。発振回路 1 4 は所定周波数のクロック信号を発振し、分周・タイミング回路 1 5 に入力する。分周・タイミング回路 1 5 は、発振回路 1 4 から入力されたクロック信号を分周し、時計信号等の各種タイミング信号を発生して制御部 7 へ供給する。

【0 0 1 1】図 3 は、RAM 9 の一部に設けられたメモリ構成を示す図である。表示レジスタ 9 a は、表示部 1 3 に表示される表示データを記憶し、時計レジスタ 9 b は、現在時刻及び現在日付を記憶する。脈拍数レジスタ 9 c は、1 ～ 4 の各エリアに脈拍数（1 3 2、1 3 5 等）を記憶し、測定日時レジスタ 9 d は対応する 1 ～ 4 の各エリアに脈拍数を測定した日時（H 4、1 2、1 0 PM 8 : 0 0 等）を記憶する。フラグレジスタ M は、1 ビット構成であって、“0” で時計モードを示し、“1” で脈拍測定モードを示す。

【0 0 1 2】次に、以上の構成にかかる本実施例の動作について説明する。前述したモード切換スイッチ S 3 の操作により、時計モードが設定されている状態においては、分周・タイミング回路 1 5 からの時計信号が入力されるごとに、現在時刻データが更新されて、表示部 1 3 に表示される。また、走行開始に際してスタートスイッチ S 1 を操作し、ゴールシタ時点でゴールスイッチ S 2 を操作することにより、表示部 1 3 にはゴールタイムが表示される等、ストップウォッチとして用いることもでき、この時計モードの状態では、キー入力部 1 0 におけるキー入力を待機している。

【0 0 1 3】そして、この時計モードの状態でもモード切換スイッチ S 3 を操作すると、フラグレジスタ M がセットされて時計モードから脈拍測定モードに切り替わる。これにより、図 4 に示したフローチャートの S 1 から S 2 に進んで脈拍測定が開始される。この脈拍測定において、ユーザーが脈拍検出部 4 上に指をおくと、該脈拍検出部 4 上に置かれているユーザーの指から、脈拍検出回路 1 1 が発光素子 5 及び受光素子 6 により脈拍を検出して、脈拍信号を制御部 7 に出力する。制御部 7 は、脈拍信号の時間間隔、すなわち脈拍の周期を計測して、1 分当たりの脈拍数を算出する。したがって、この脈拍測定処理においては、脈拍の 1 周期分に相当する時間のみにより、1 分間の脈拍数の測定が可能であり、次の S 3 では脈拍測定が完了したか、または前記脈拍の 1 周期分に相当する所定時間が経過したかを判別する。

【0 0 1 4】そして、このように脈拍測定が完了し、あるいは所定時間が経過することにより測定完了と見做し得る場合には、S 3 から 4 に進んで、脈拍数を脈拍数レ

ジスタ 9 c のいずれかのエリア 1 ～ 4 に記憶させるとともに、表示部 1 3 に今回測定した脈拍数を表示させる。引き続き、時計レジスタ 9 b に記憶されている現在日時データを読み出し（S 5）、脈拍測定数の記憶位置と対応する位置にこの読み出した現在日時データを記憶させる（S 6）。この S 6 の処理により、脈拍数レジスタ 9 c の今回脈拍数が記憶されたエリア 1 ～ 4 のいずれかと対応する測定日時レジスタ 9 d のエリア 1 ～ 4 のいずれかに現在日時が記憶される。さらに、脈拍数レジスタ 9 c と測定日時レジスタ 9 d の対応するエリアに記憶された測定脈拍数・現在日時を表示部 1 3 に表示する（S 7）。これにより図 1 の液晶表示装置 3 には、脈拍数レジスタ 9 c と測定日時レジスタ 9 d に対応関係をもって記憶されている、数回分の測定脈拍数とこれを測定した日時である現在日時とが並列的に表示されることになる。

【0 0 1 5】

【発明の効果】以上説明したように本発明は、測定手段が測定を完了した後に、測定結果データと現在日時データとを記憶手段に記憶させるようにした。よって、測定完了前に、予め現在日時データを一時記憶しておくためのエリアを別途設けておく必要はなく、RAM 等の記憶媒体としての必要な記憶容量をその分減少させることができる。また、測定が完了した時点で記憶を行うことから、測定が不完全であった場合での無用な書き込み動作が発生することなく、これに起因する他の処理の遅延を未然に防止して、処理の高速化を図ることもできる。

【図面の簡単な説明】

【図 1】本発明の一実施例を適用した電子腕時計の外観構成を示す正面図である。

【図 2】同電子腕時計の回路構成を示すブロック図である。

【図 3】同実施例の RAM 内に設けられたメモリの構成を示す図である。

【図 4】同実施例の動作フローチャートである。

【符号の説明】

- 3 液晶表示装置
- 4 脈拍検出部
- 5 発光素子
- 6 受光素子
- 7 制御部
- 8 ROM
- 9 RAM
- 9 c 脈拍数レジスタ
- 9 d 測定日時レジスタ
- 1 1 脈拍検出回路
- 1 3 表示部

Figure 1 is a front view of the wristwatch 100. The watch has a rectangular case with rounded corners and a strap. It features a large rectangular liquid crystal display (LCD) in the center, flanked by two buttons on the left (S1 and S2) and one button on the right (S3). Below the LCD is a circular sub-dial with two small windows. At the bottom of the watch face is a row of five small rectangular indicators. The watch is labeled with '1 ケース' (Case), '2 時計ガラス' (Watch Glass), '3 液晶表示装置' (LCD Display Device), '4 脈拍数検出部' (Pulse Rate Detection Unit), '5 発光素子' (Light Emitting Element), '6 受光素子' (Photoreceptor Element), 'スタートスイッチ S1' (Start Switch S1), 'ストップスイッチ S2' (Stop Switch S2), 'S3 時計/脈拍測定モード切替スイッチ' (S3 Watch/Pulse Rate Measurement Mode Switch), and 'Kn' at the bottom.

```

graph TD
    CPU[制御部 CPU 7]
    Display[表示部 13]
    Decoder[デコーダ・ドライバ 12]
    RAM[RAM 9]
    ROM[ROM 8]
    Pulse[脈拍 11]
    Oscillator[発振 14]
    Divider[分周 15]
    KeyInput[キー入力 10]
    Switch((6))
    Terminal((5))

    CPU <--> Display
    CPU <--> Decoder
    CPU <--> RAM
    CPU <--> ROM
    CPU <--> Pulse
    CPU <--> Oscillator
    Oscillator --> Divider
    Divider <--> KeyInput
    Pulse --> Switch
    Switch --> Terminal
  
```

【図 3】

RAM の 内 容

表示レジスタ		9a	
計時レジスタ		9b	
脈拍数レジスタ		9d	
1 (132)	1 (H4.12.10 PM8:00)	9c	
2 (135)	2 (H4.12.11 PM6:00)		
3	3		
4	4		
M			

【図 4】

